



Энергоэффективная сверхпроводниковая элементная база информационно-вычислительных систем

А.Л. Гудков¹, Н.В. Кленов^{1,2}, И.И. Соловьев^{1,2}
(¹ФГУП «НИИФП им. Ф.В. Лукина, ²НИИЯФ МГУ)
E-mail: gudkov@niifp.ru



I

Джозефсоновские переходы – основа сверхпроводниковых интегральных схем (СПИС) информационно-вычислительных систем.

II

Развитие RSFQ СПИС и переход к энергосберегающим высокоэффективным ERSFQ/eSFQ СПИС.

III

Новый тип джозефсоновских переходов с ферромагнитной прослойкой – основа СПИС энергонезависимой памяти.

IV

Организация энергосберегающей системы ввода/вывода информации в криогенную область сверхпроводникового вычислителя.

V

Современный уровень развития технологии производства СПИС.

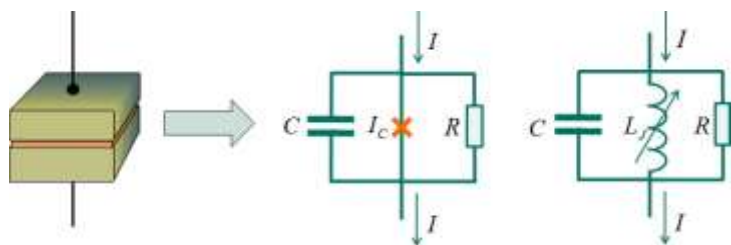
I



Giaever I. *Phys. Rev. Lett.* **5** 464 (1960)

Josephson B.D. *Phys. Lett.* **1** 251 (1962)

**Основной элемент –
джозефсоновский переход**



Основные законы:

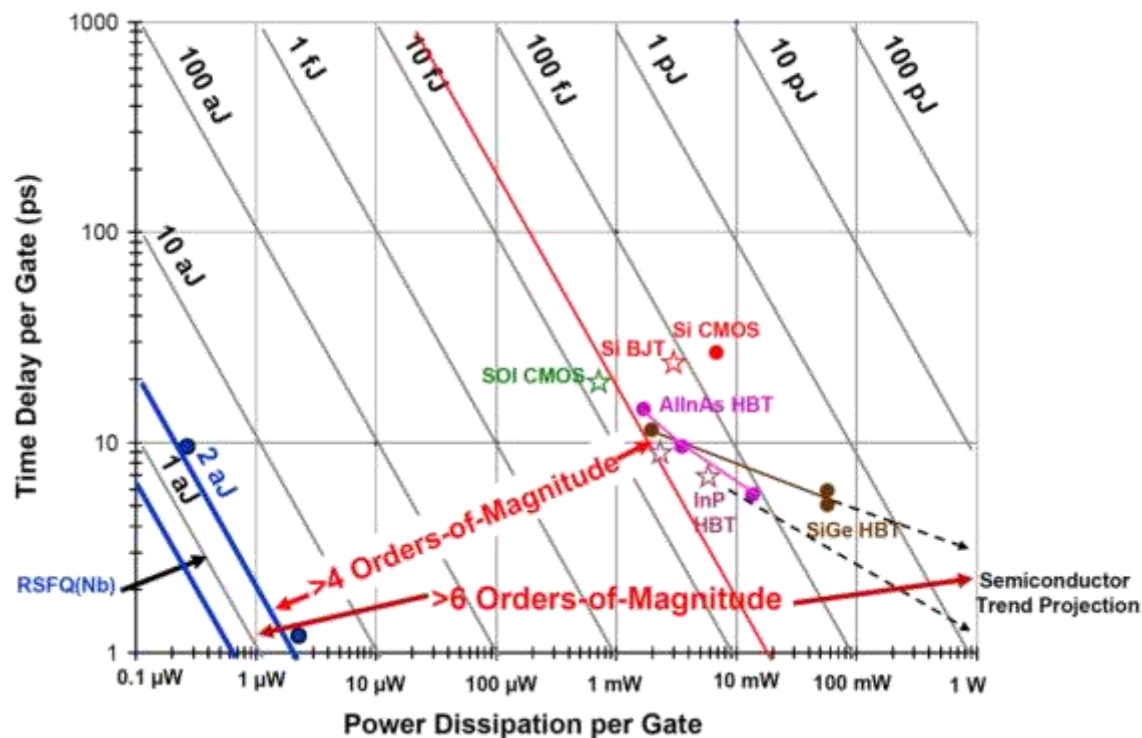
1. Законы Джозефсона: $I = I_c \sin \phi + \frac{1}{R} \frac{\hbar}{2e} \frac{\partial \phi}{\partial t} + I_D$

2. Квантование магнитного потока: *Квант потока*

$$\Phi_0 = \frac{hc}{2e}$$

$$\phi = 2\pi \Phi / \Phi_0$$

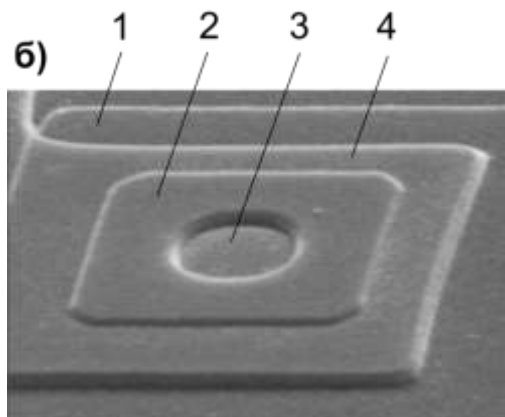
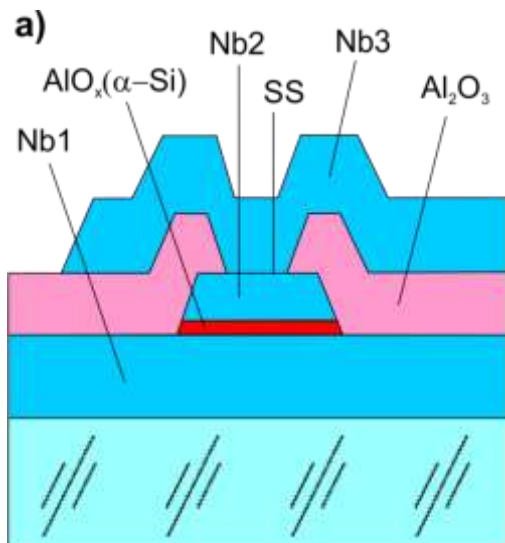
Сравнение энергоэффективности



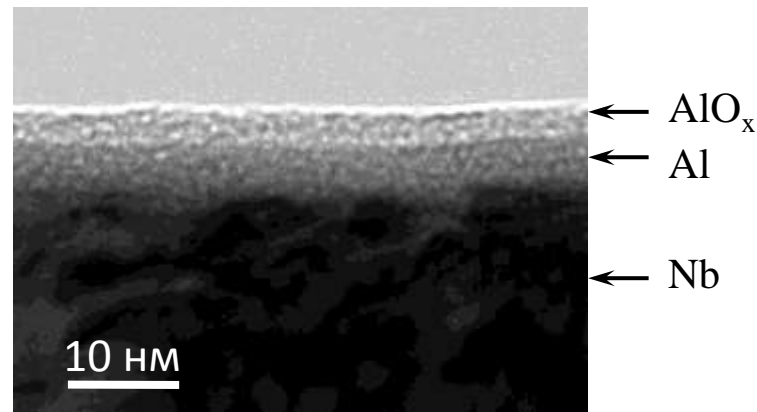
Энергия переключения

$$E = I_c \Phi_0 = 2 \cdot 10^{-19} \text{ Дж.}$$

I



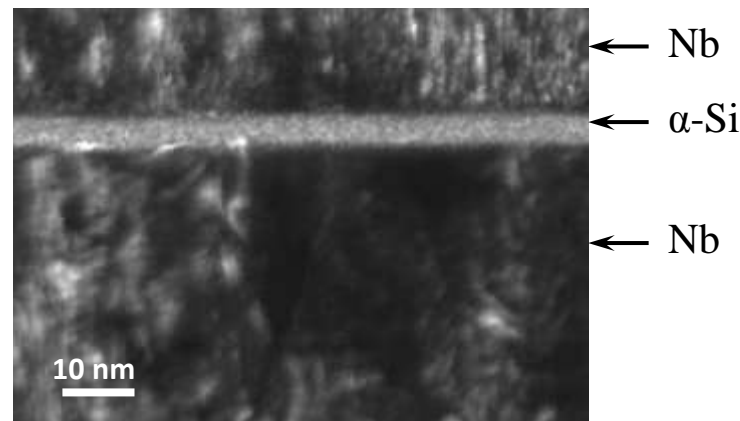
SIS



ПРЭМ изображение разреза структуры **Nb/Al/AlOx**

SNS

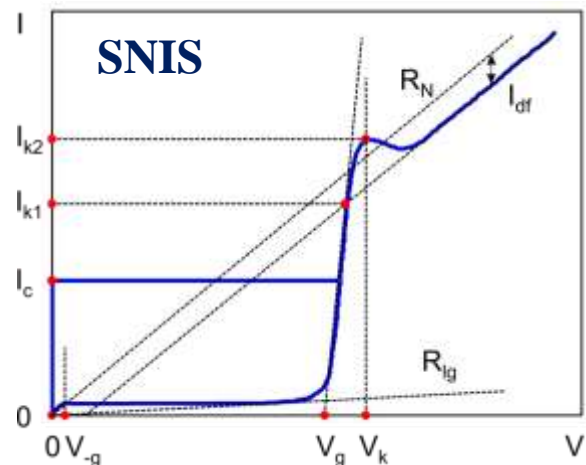
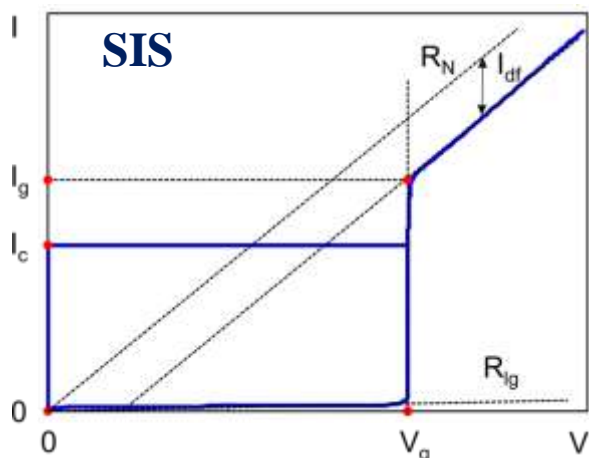
SDS



ПЭМ изображение разреза
гетероструктуры **Nb/α-Si/Nb**

Конструкция планарного джозефсоновского перехода в разрезе – а) и его внешний вид – б). 1 – нижний Nb электрод, 2 – джозефсоновский переход, 3 – окно в изоляторе и SS контакт, 4 – верхний Nb электрод.

I



Properties of Josephson junctions with amorphous-silicon interlayers

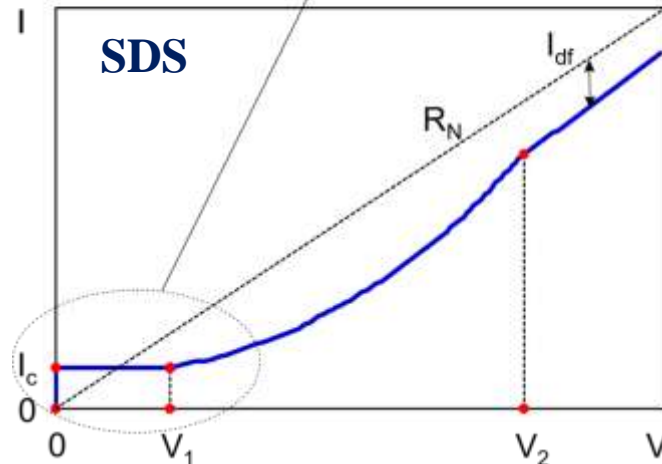
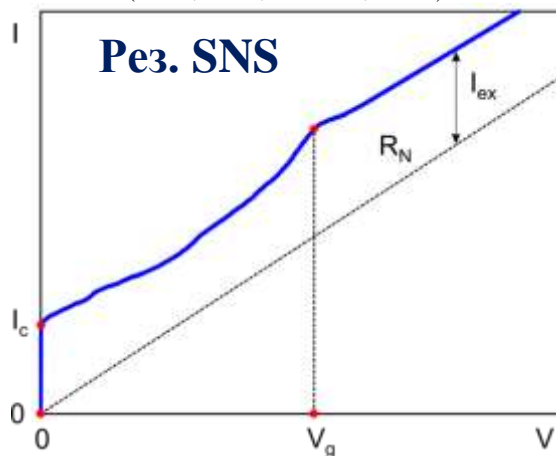
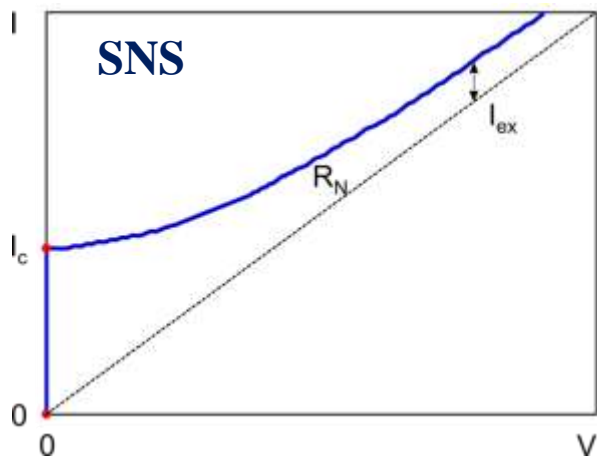
A. L. Gudkov, M. Y. Kupriyanov, and K. K. Likharev

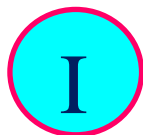
(JETP 68 (1), July 1988)

Properties of Planar Nb/ α Si/Nb Josephson Junctions with Various Degrees of Doping of the α -Si Layer

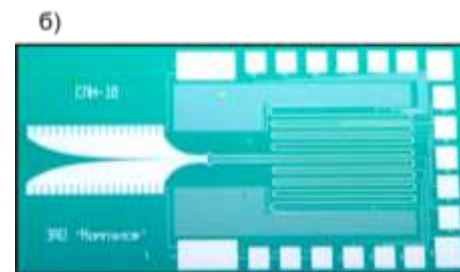
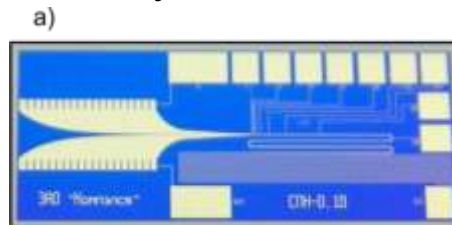
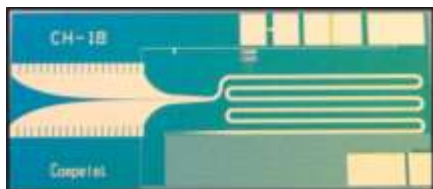
A. L. Gudkov, M. Yu. Kupriyanov, and A. N. Samus

(JETP, 2012, Vol. 114, No. 5)



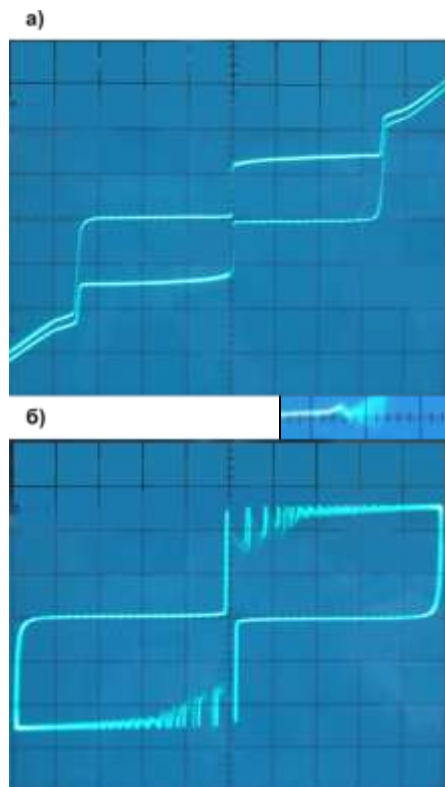


ФГУП «НИИФП им. Ф.В. Лукина»



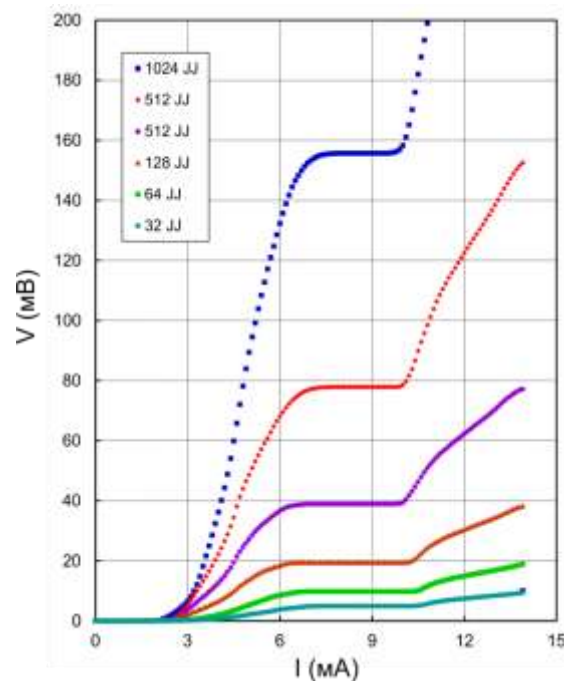
Кристалл СПИС квантового эталона напряжения постоянного тока на 1 В на основе джозефсоновских переходов SNIS типа. Количество переходов 2400.

Кристаллы СПИС программируемого эталона Вольты на основе джозефсоновских переходов SDS типа на 0,1 В (1024 перехода) – а) и на 1 В (8192 перехода) – б).



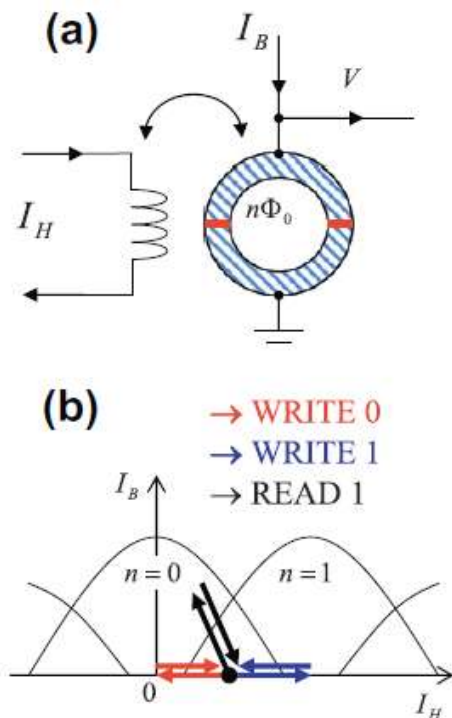
ВАЗ СПИС полной цепочки $N = 2400$ туннельных переходов Nb/AlO_x/Nb

Выделенная одиночная ступень. Частота 74,5 ГГц, напряжение $V_n = 1,2 \dots V$, амплитуда более 40 мкА.

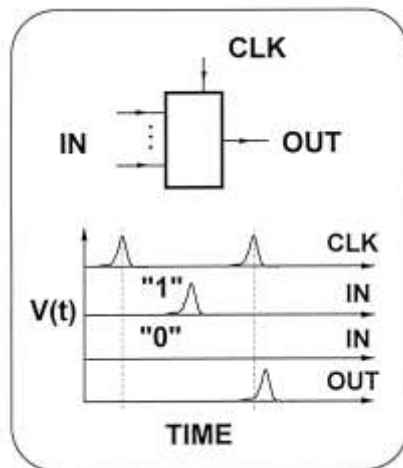


ВАЗ 6 старших разрядов СПИС программируемого эталона Вольты на 0,1 В под действием СВЧ излучения частоты 75 ГГц.

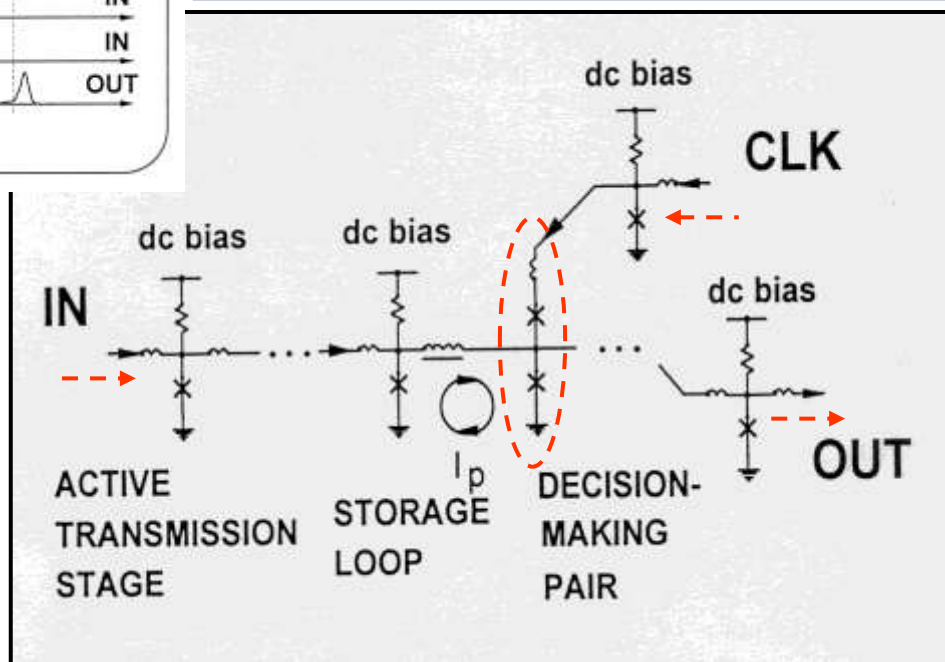
II



Универсальный элемент памяти кванта магнитного потока на основе ПТ-СКВИДа. Считывание с разрушением : (a) и (b) - основные операции с квантами. Черная точка соответствует задержанию двоичных данных в квантах магнитного потока (n).



- ✓ Продемонстрирована работа устройств на частоте 750 ГГц
- ✓ Встроенная память, возможно объединение с логическими элементами (Semenov V., 2013)
- ✓ Низкий расход энергии на одно переключение
- ✓ Требуется только постоянный ток питания



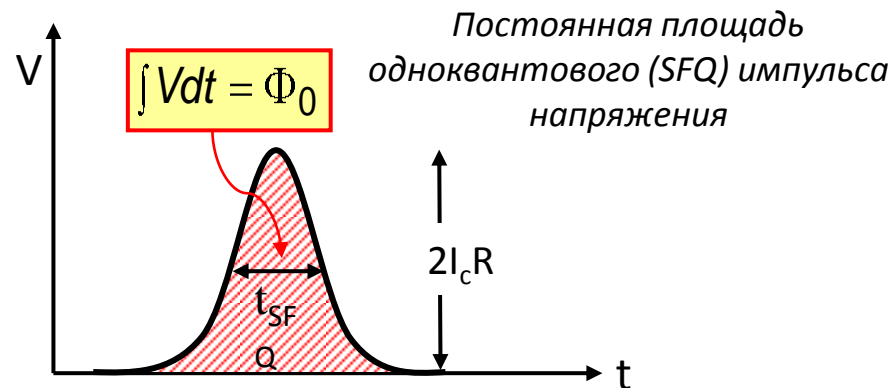
II

RSFQ – Rapid Single Flux Quantum

Одноквантовый импульс напряжения

$$\int V dt = \Phi_0 = h/2e = 2.07 \text{ мВ} \cdot \text{пс}$$

Характерная энергия $2 \cdot 10^{-19}$ Дж или $5 \cdot 10^3 \cdot E_{\text{bitmin}}$ ($T = 4 \text{ K}$)

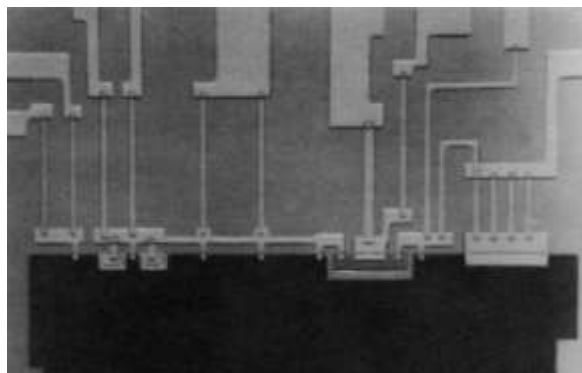


- Ширина SFQ импульса: $t_{\text{SFQ}} \sim \Phi_0 / 2I_c R$, где $2I_c R$ – высота импульса
- Для Nb переходов предельное время $t_{\text{SFQ}} \rightarrow 0.4 \text{ ps}$;
- Для сложных RSFQ цепей реальная рабочая частота $f_{\text{clock}} \sim 1/(10 t_{\text{SFQ}})$
- Оценка для энергии, выделяемой при прохождении SFQ импульса $\sim \frac{3}{4} \Phi_0 I_c \sim 0.2 \cdot 10^{-18} \text{ Дж}$
- Сверхпроводники дают уникальную возможность передавать пикосекундные волновые пакеты без искажения их формы, со скоростью близкой к скорости света (в отличие от полупроводников здесь нет RC-задержек «на перезарядку»)

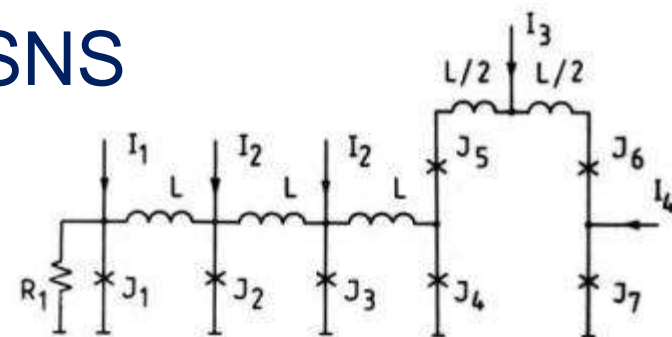
Максимальная рабочая частота для систем с очень высокой степенью интеграции (VLSI) $\sim 250 \text{ ГГц}$ при низкой потребляемой мощности



SIS

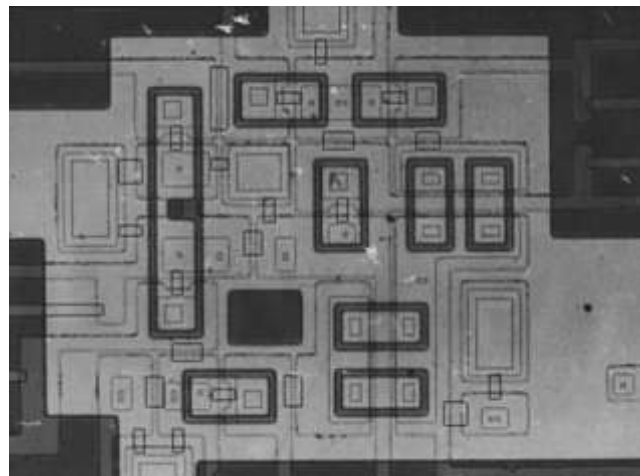


SNS



Внешний вид и функциональная схема джозефсоновского регенеративного импульсного компаратора на основе ТДП Nb/α-Si/Nb.

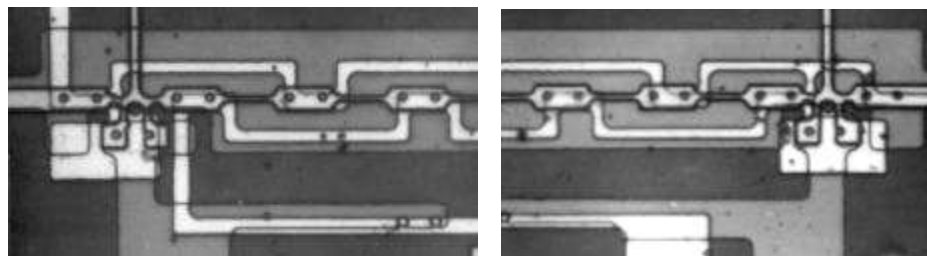
Гудков А.Л., Корнев В.К., Махов В.И., Мушков С.И., Семенов В.К., Щедрин В.Д. Джозефсоновский регенеративный импульсный триод как высокочувствительный компаратор. Письма в ЖТФ, **1988**. Т. 14. Вып. 12. С. 1127-1131.



Внешний вид RSFQ схемы

V.P. Koshelets, K.K. Likharev, V.V. Migulin, O.A. Mukhanov, G.A. Ovsyannikov, V.K. Semenov, I.L. Serpuchenko, A.N. Vystavkin, Experimental realization of a resistive single flux quantum logic circuit, IEEE Trans. Magn. 23 (**1987**) 755–758.

SNS



Внешний вид фрагментов регистра сдвига на одиночных квантах магнитного потока, изготовленного на основе планарных ДП Nb/α-Si/Nb.



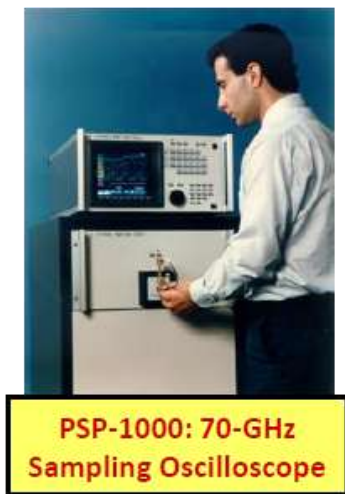
Штучные образцы



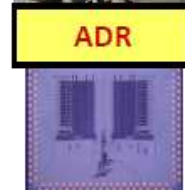
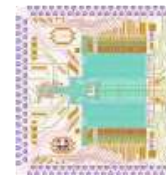
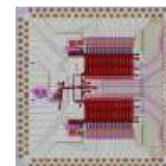
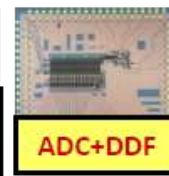
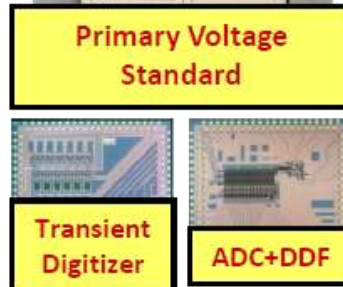
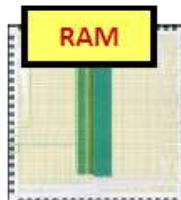
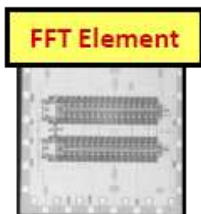
Мелкая серия



Выход на рынок



HYPRES



Рождение

Nb/AlO_x/Nb:
технологичные
джозефсоновские
переходы

Новые идеи

RSFQ:
Создание основных
элементов новой логики
(компаратор, тактовый
генератор, джозефсоновская
передающая линия, триггер)

Поиск ниши

**Компактные
рефрижераторы
замкнутого цикла:**
демонстрация первых
мелкосерийных успешных
приборов
(стандарты Вольта, НИИФП)

Быстрый рост

Цифровое радио:
Аналого-цифровые
преобразователи;
криогенные системы с
прямой оцифровкой
сигнала в ГГц
диапазоне частот



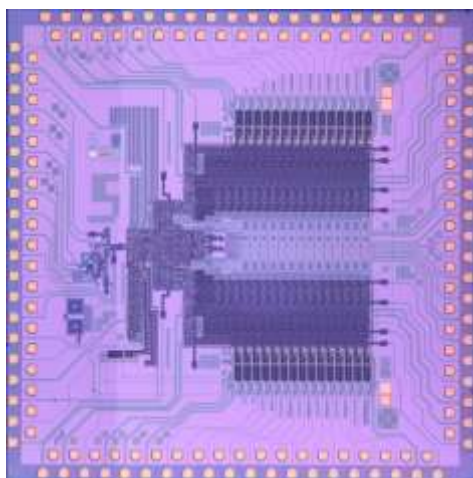
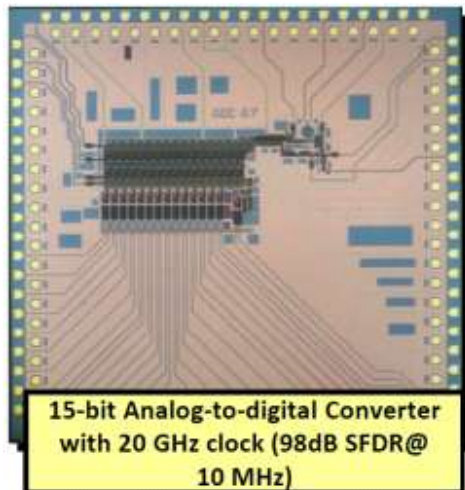
Цифровые приемники на основе RSFQ схем



15-бит АЦП, тактовая частота 20 ГГц



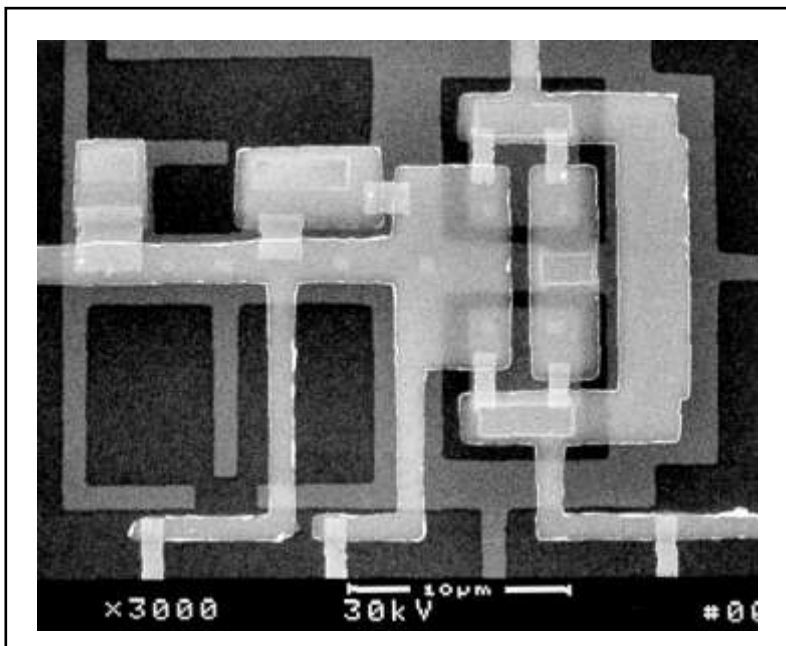
HYPRES



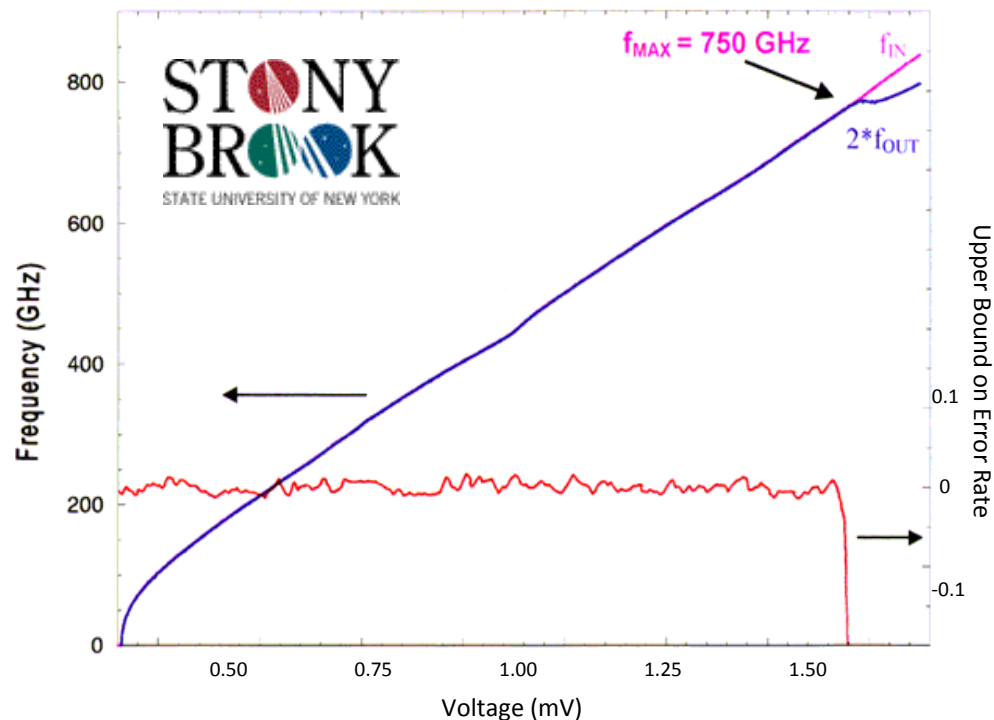
СПИС цифрового приемника



Цифровые приемники
ДП: $j_c = 1 \text{ кА/см}^2 - f_{clk} = 20 \text{ ГГц}$;
 $j_c = 4,5 \text{ кА/см}^2 - f_{clk} = 40 \text{ ГГц}$.



*Nb- технология с базой 0.25-мкм,
 $j_c = 140 \text{ кА/см}^2$*



*Диаграмма потоковых данных (DFD)
 для $f_{OUT} = \frac{1}{2} f_{IN}$, $f_{MAX} = 750 \text{ ГГц}$*

$$V = \Phi_0 \cdot f_J \text{ [бит / с]} \quad - \text{ или } - \quad f_J = V \cdot (1/\Phi_0) = V \cdot K_J$$

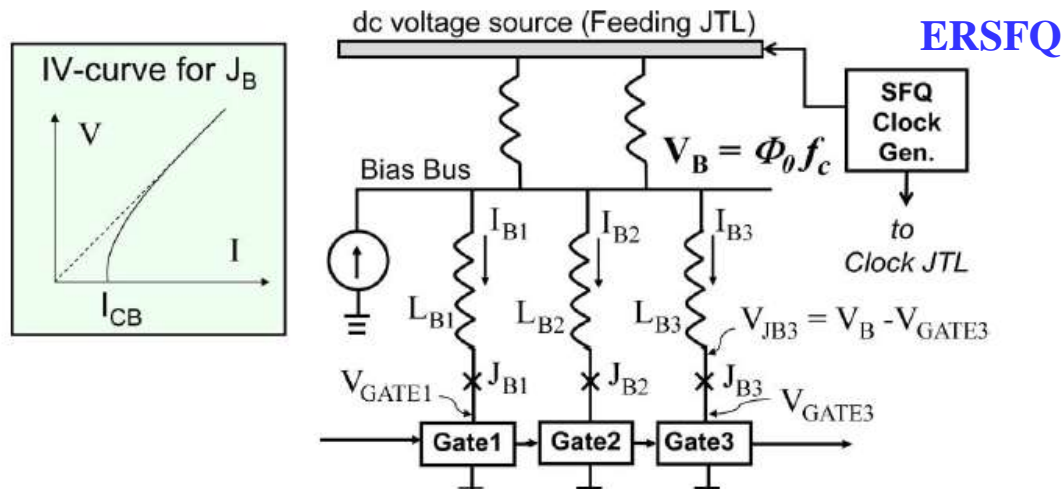
где $K_J = 483.597898(19) \times 10^6 \text{ Гц/мкВ}$ – Константа Джозефсона

II

Полное исключение статической мощности (P_S) рассеяния!!!

Для стандартных RSFQ $P_S \sim 60 P_D$

Стандартная RSFQ ячейка с несколькими SFQ переключениями за такт при тактовой частоте 20 ГГц тратит $P_D \sim 13 \text{ nW/gate}$.



Контактно-индуктивная распределительная сеть тока смещения поддерживается источником напряжения постоянного тока. Ток смещения установлен последовательно соединенными L_B , J_B .



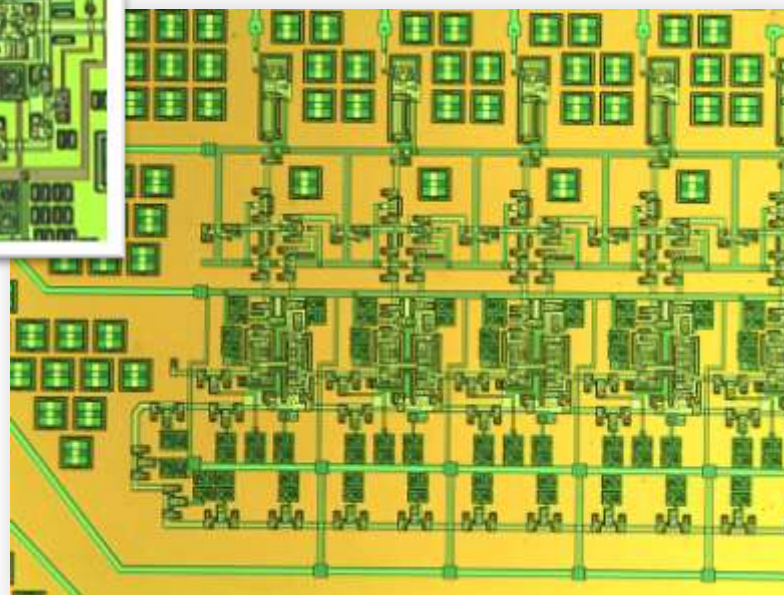
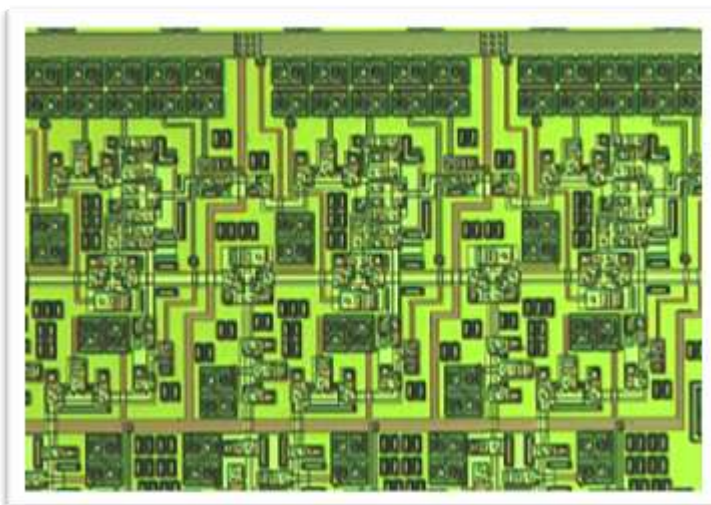
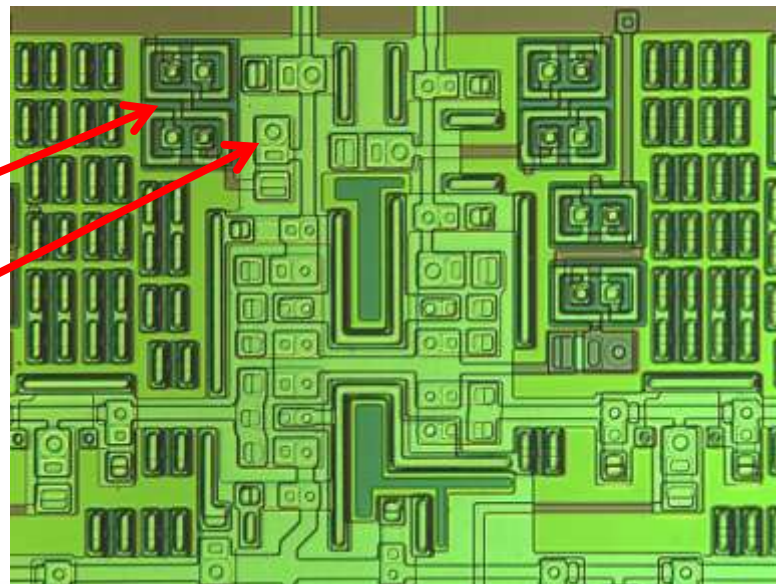
Модификация стандартного логического RSFQ (DFF) элемента в eSFQ версию. dc токовый терминал смещения перемещен в пару принятия решений.



HYPRES

Источник питания

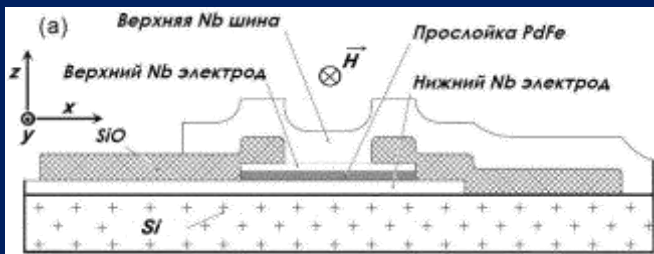
Ограничивающий ДП



Фрагмент ERSFQ аналого-цифрового преобразователя для сенсорного считывателя ультранизкой мощности.
Courtesy of A. Kirichenko, HYPRES

Магнитный джозефсоновский переход (MJJ)

С 2000-ых



$I_{C\pi} \sim 50 \text{ мкА}$, $R_{N\pi} \sim 500 \text{ мкОм}$, $I_C R_N \sim 0.025 \text{ мкВ}$

$f \sim 1 - 10 \text{ МГц}$



$R_{N\pi} \uparrow$ $I_{C\pi} \downarrow$



$I_C R_N \sim 400 \text{ мкВ}$

$f \sim 100 \text{ ГГц}$



Available online at www.sciencedirect.com

SciVerse ScienceDirect

Physics Procedia 36 (2012) 15–41

Superconductivity Centennial Conference

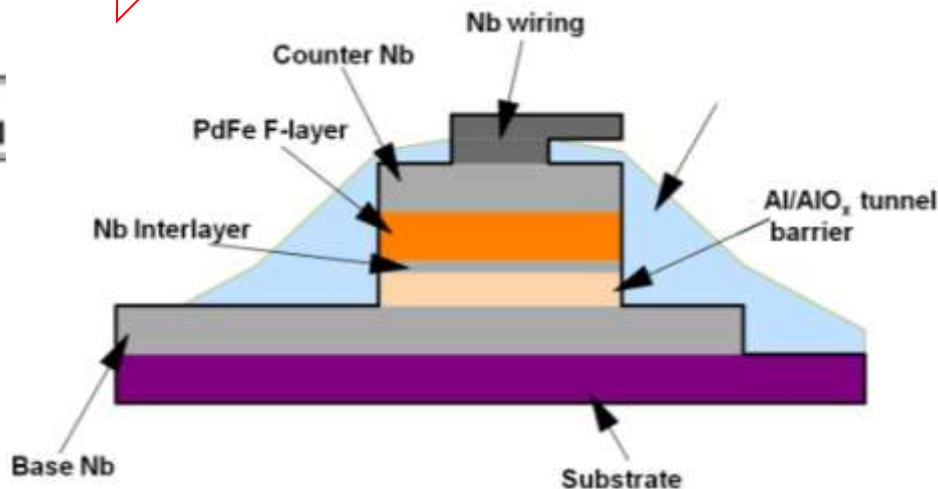
Magnetic Josephson junction technology for digital and memory applications

Valery V. Ryazanov^{a,b}, Vitaly V. Bol'ginov^a, Danila S. Sobanin^a, Igor V. Vernik^a, Sergey K. Tolpygo^a, Alan M. Kadin^a, and Oleg A. Mukhanov^{a,b}

^aInstitute of Solid State Physics, Russian Academy of Sciences, Chernogolovka, 140551, Russia

^bInfQubit Inc., 20140 Shoreline Blvd., Everett, WA 98203, USA

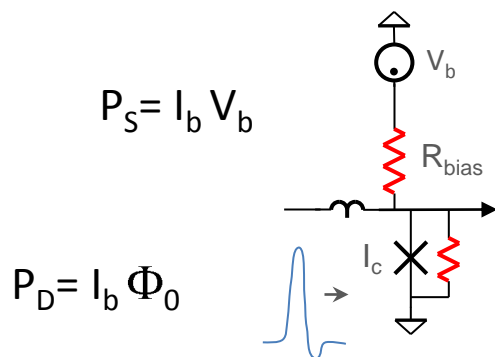
© 2012 Elsevier Inc. All rights reserved.



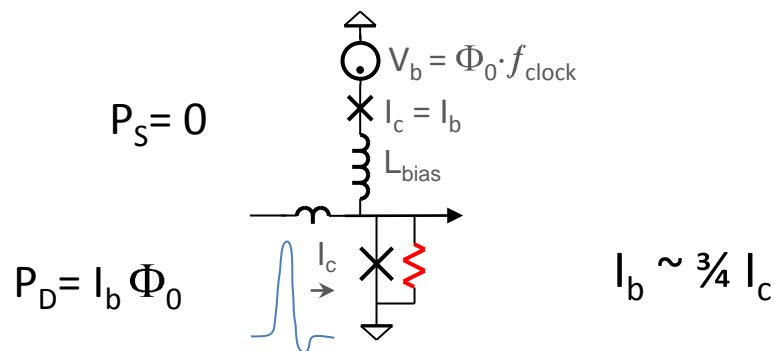
III

✓ Энергоэффективные схемотехнические решения

Стандартная RSFQ

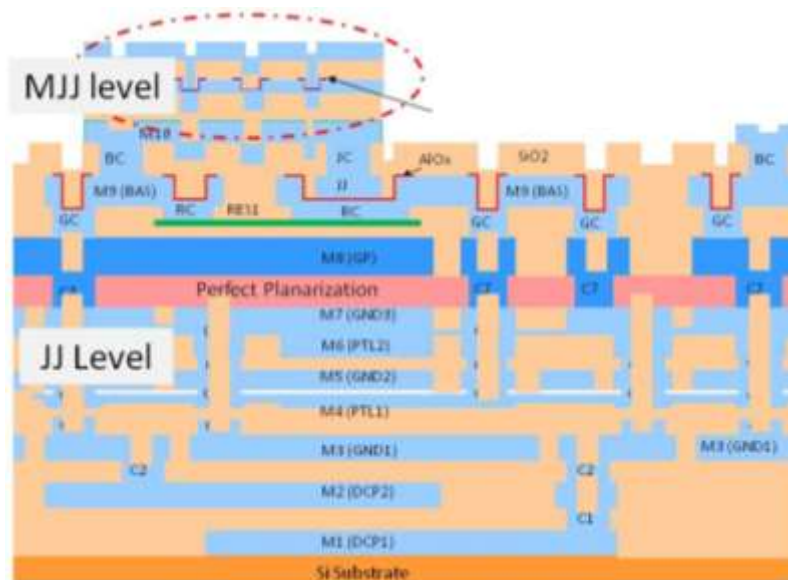


Энергоэффективная eSFQ or ERSFQ



✓ Компактные стековые структуры

✓ Сопряжение с компактной джозефсоновской памятью

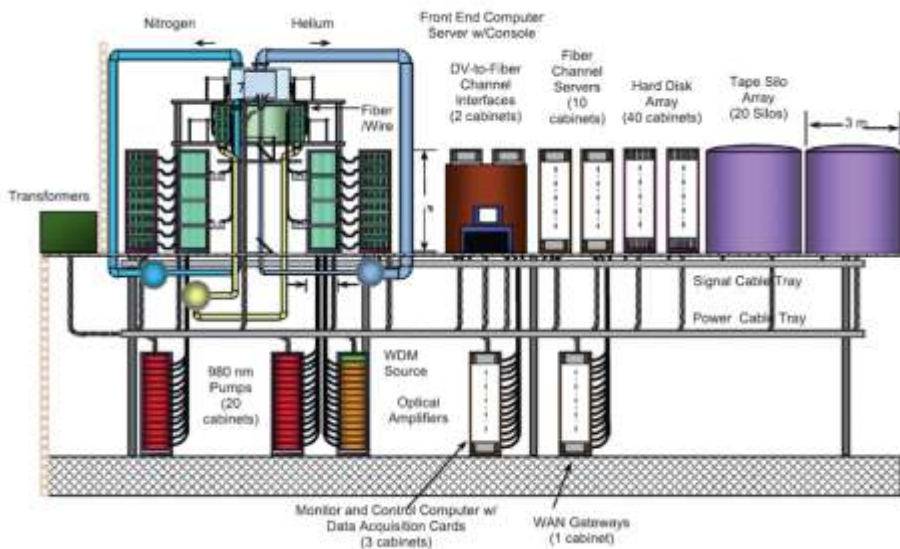


Реальная возможность создания Сверхпроводниковой супер-ЭВМ

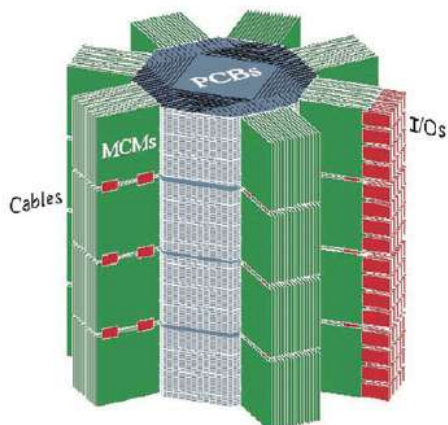


Организация энергосберегающей системы ввода/вывода данных

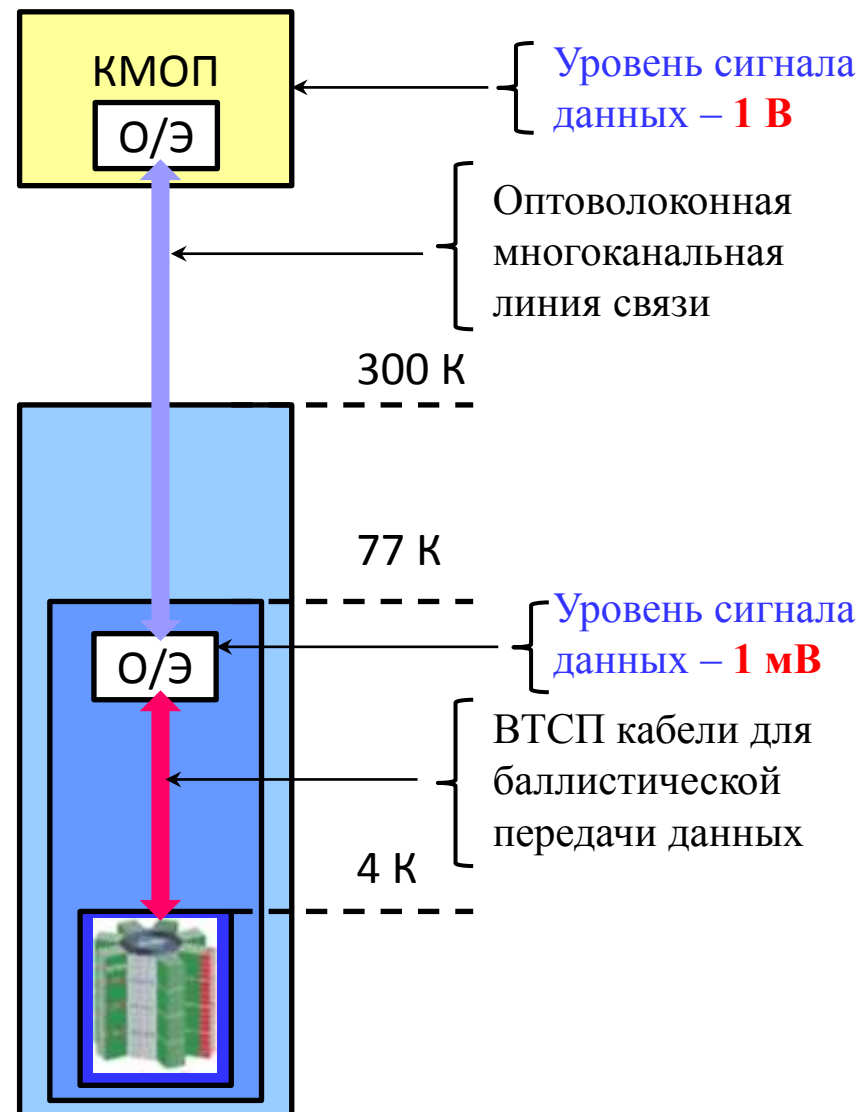
IV



RSFQ core: 0.5m^3 , 250W



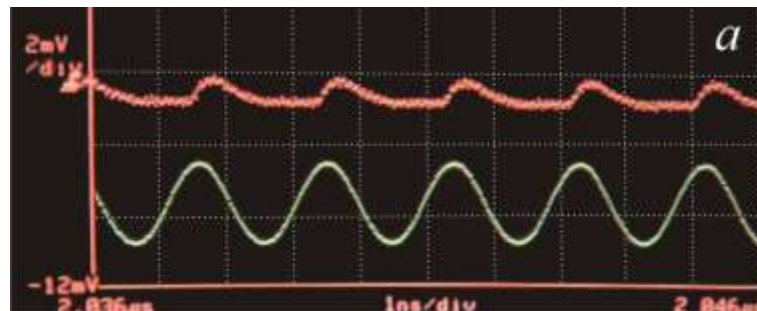
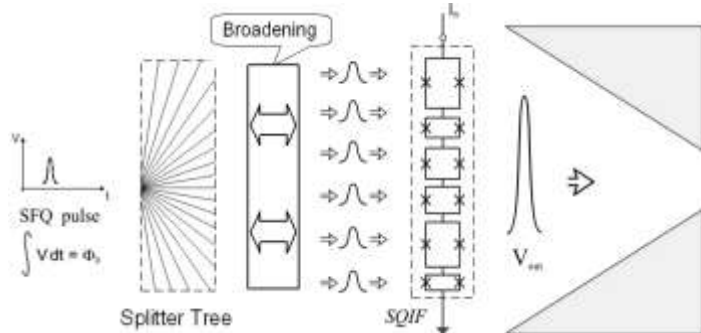
Average latency: 20 ns



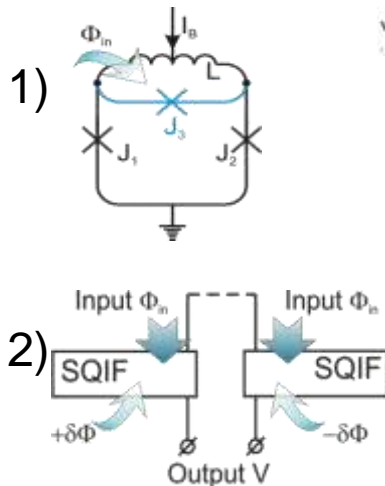
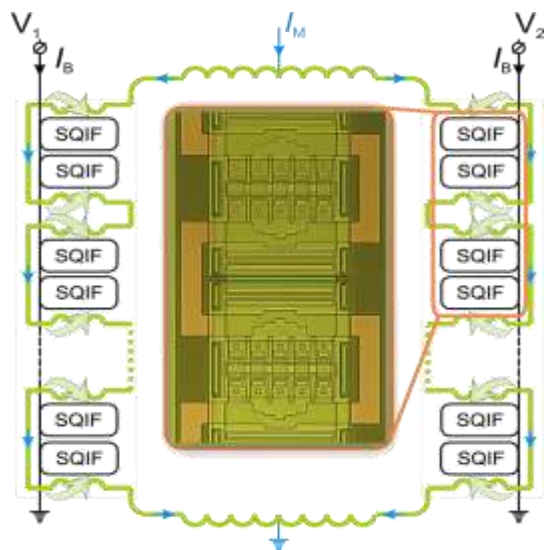
IV

МГУ имени М.В. Ломоносова

✓ драйверы, усиливающие SFQ-импульсы для сопряжения с полупроводниковой электроникой



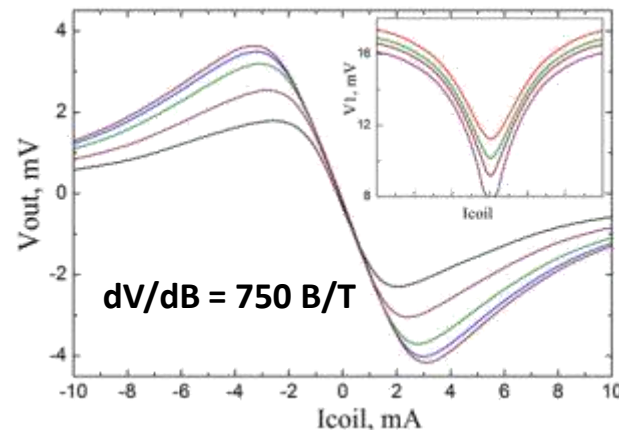
✓ элементарные ячейки для детекторов, сопрягаемых со сверхпроводниковым АЦП



Bi-SQUID: a novel linearization method for dc SQUID voltage response

V.K. Korotkiy¹, I.I. Soloviyev¹, N.V. Klenov¹ and O.A. Mukhametz²

¹ Physics Department, Moscow State University, Moscow 119991, Russia





Современный уровень технологии SFQ СПИС.

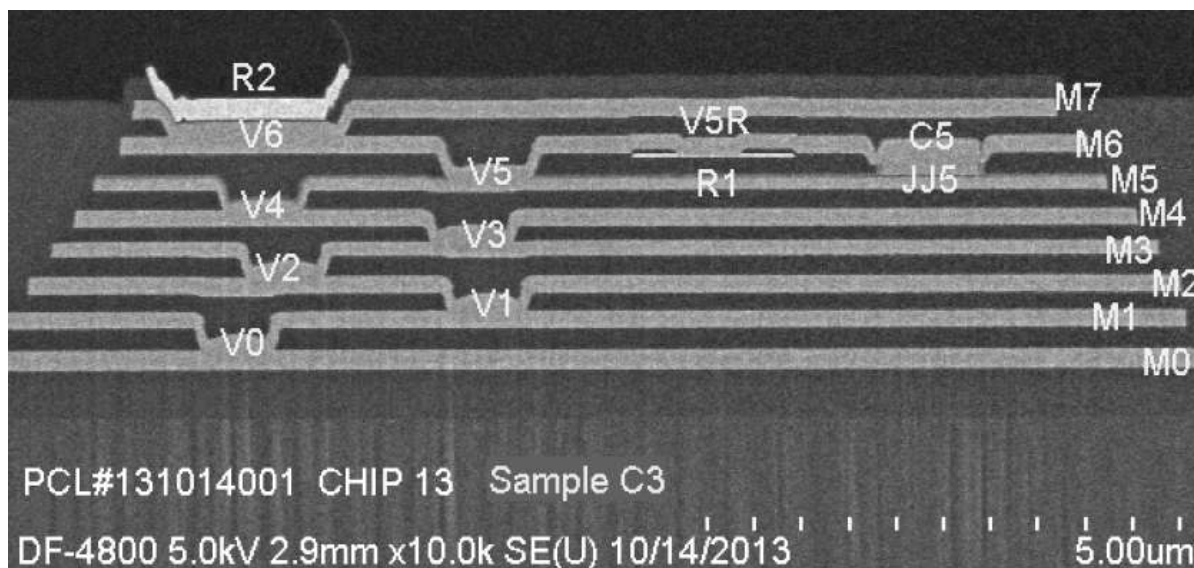


- **Classification**
 - Total: 6,400 m² (Class-10: 740 m²; Class-100: 910 m²)
- **Production-class 90-nm CMOS, 200-mm tool set**
 - Cluster metallization (sputter & MBE), etch, CMP, ...
 - Advanced lithography: i-Line, 248-nm, 193-nm, e-beam
 - Full SPC, electronic traveler, technicians
 - ~ 10,000 wafer starts per year
- **Cryogenic electronics fabrication**
 - SFQ with deep submicron JJs and wiring features
 - Superconducting MCM
 - Superconducting qubits and ion traps
- **SFQ program 200-mm tool set**
 - Dedicated metal deposition tools
 - Dedicated etch and dielectric deposition tools
 - Shared lithography, CMP, and defect inspection tools
 - 248-nm and 193-nm photolithography tools





MIT-LL Fully Planarized SFQ Process



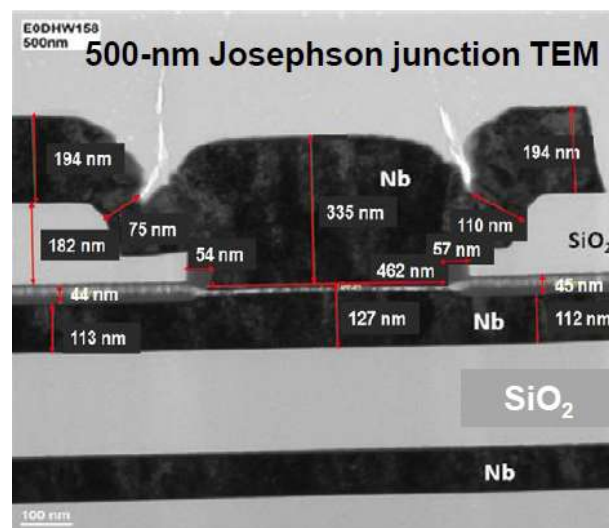
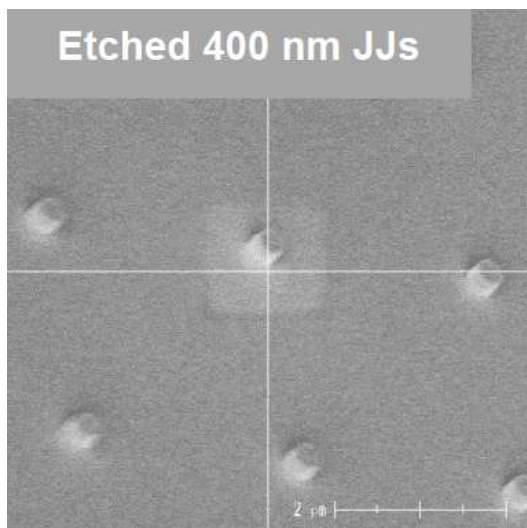
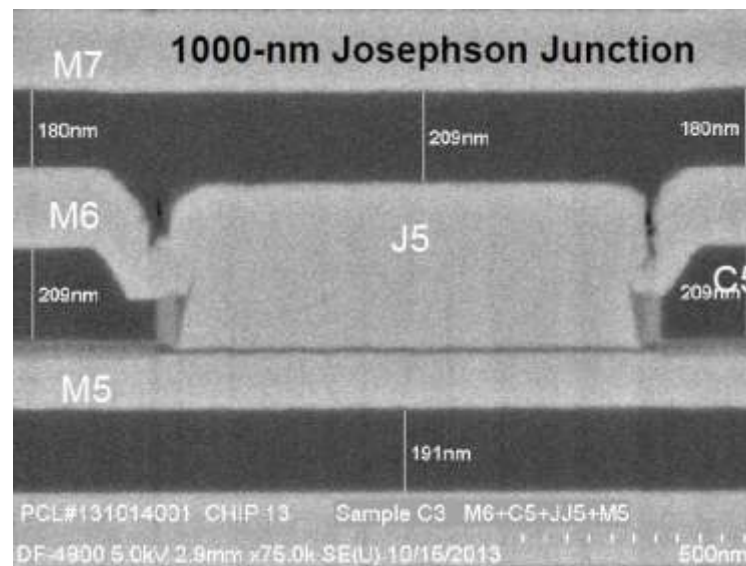
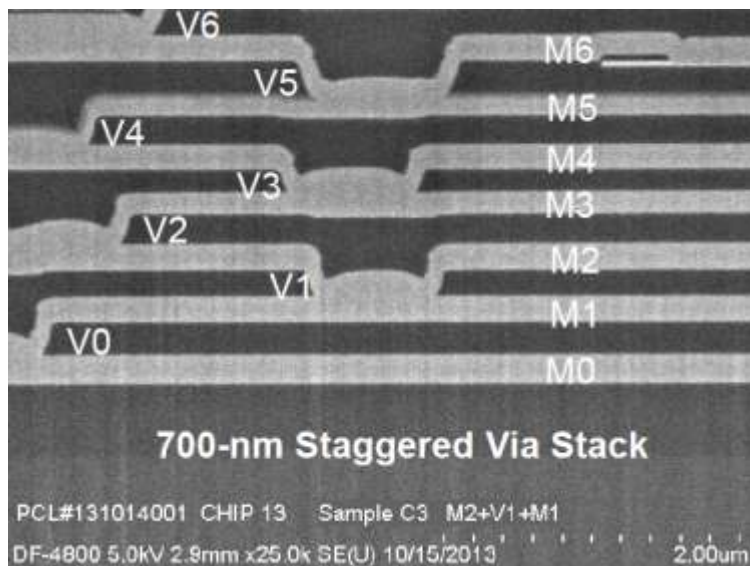
Process Features

- Nb/Al-AlO_x/Nb JJ technology
- 10 kA/cm² (100 μ A/ μ m²) baseline
- 200-mm Si wafers
- 4-, 8- & 10-Nb layer nodes
- Min feature sizes 350 nm
- Full planarization for uniformity
- Transition to stacked/stud vias

- RQL circuits with $> 7.2 \cdot 10^4$ JJs per chip have been successfully demonstrated in the 8-layer SFQ4ee process node, see Micah Stoutimore, et al. presentation 4EOr3A-06 on Thursday
- New-SFQ circuits with $> 2.1 \cdot 10^4$ JJs have been successfully demonstrated in the 4-layer SFQ3ee process node, see Vasili Semenov, et al. presentation 4EOr3A on Thursday
- ERSFQ 8-bit adders, see Alex Kirichenko et al. presentation 2EOrC-04 on Tuesday



SEM Images of 8-Nb Layer Process



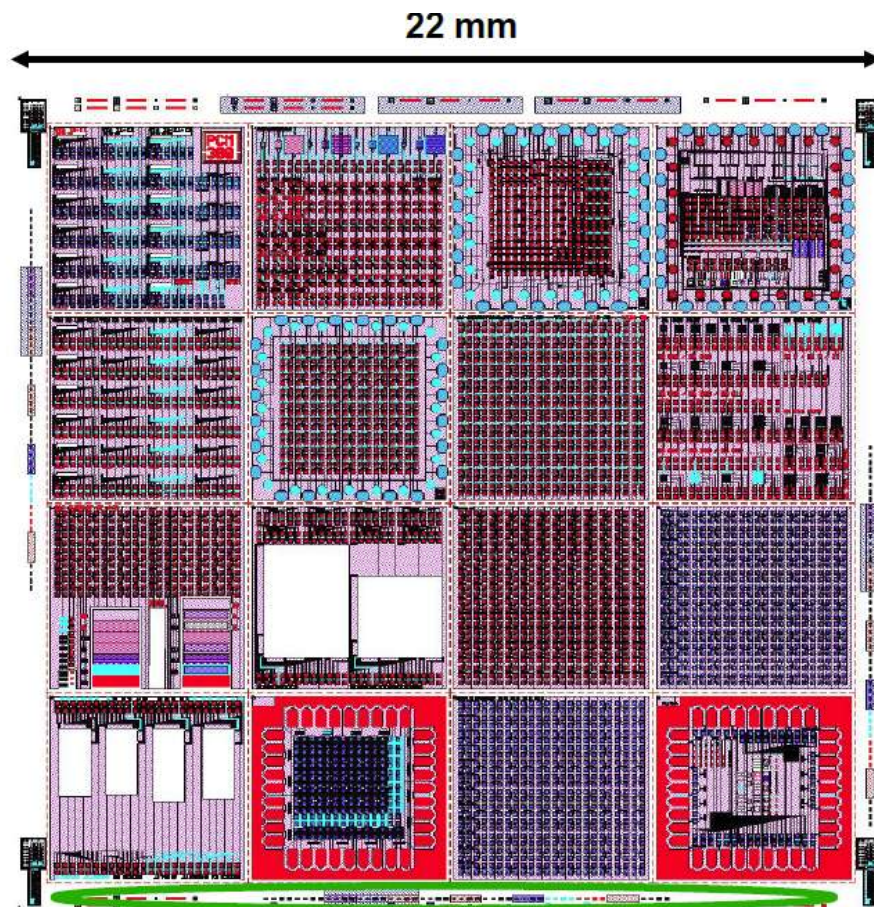


Набор тестов в производстве SFQ СПИС.



SFQ3ee Process Control Monitor PCM300

Chip 1 Via Chains Staggered, Capacitors	Chip 2 Capacitors and CBKR Via	Chip 3 JJ Strings & Resistors	Chip 4 In-line Process Monitor
Chip 5 Via Chains Individual	Chip 6 JJs from 200 nm to 15 μm for J_c	Chip 7 JJ statistics 500 nm 700 nm 1000 nm 1500 nm	Chip 8 Metal Lines Snake & Combs
Chip 9 Layer Thick Measure SEM, 11R Array	Chip 10 400k Via Strings staggered	Chip 11 JJs from 200 nm to 15 μm for J_c	Chip 12 JJ statist. 500 nm 700 nm
Chip 13 Stacked 400k Via Strings JJ strings	Chip 14 Snake & Combs CT, JJ shunted	Chip 15 JJ statistics 300 nm 350 nm 400 nm 450 nm	Chip 16 JJ chains Metrology CTT Structures

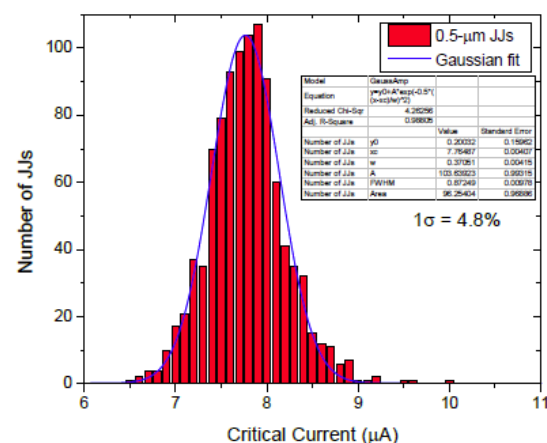
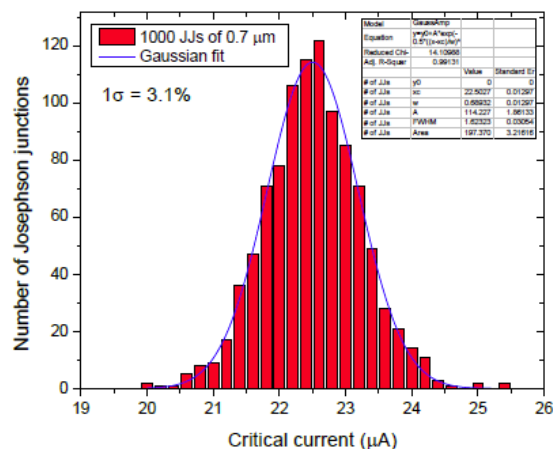
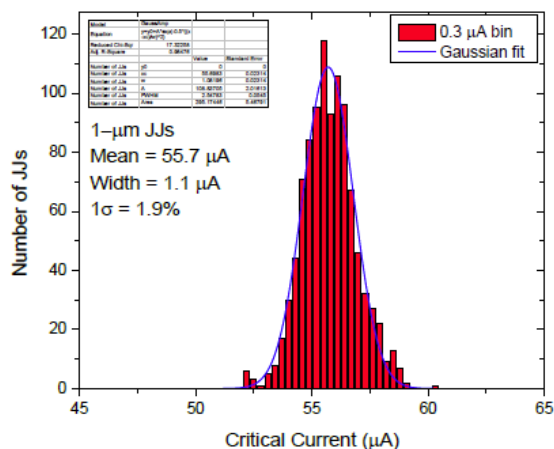


PCM300 includes process test structures for SFQ3ee and smaller-geometry test devices for later C3 process nodes down to 180 nm



JJ Uniformity (“I_c Spreads”) from 4.2 K Measurements and Correlation with RT Date

- I_c distribution of JJ arrays from 4.2 K measurements



- From the $I_c R_n = \text{Const.}$ relationship, measuring I_c of JJ arrays at 4.2 K gives similar distributions as the RT measurement of R_n distribution

JJ drawn diameter (μm)	Critical Current, 1σ (%) @4.2 K	Resistance, 1σ (%) @300 K
0.5	4.8*	3.8
0.7	3.1	3.0
1.0	1.9	1.8

* I_c of small JJs become affected by thermal and EM noise



Government Furnished Foundry for C3 Program

- **MIT Lincoln Laboratory support for IARPA Cryogenic Computing Complexity C3 program**
 - Superconducting integrated circuit fabrication (RQL, SFQ, ERSFQ, eSFQ, etc.)
 - Digital logic and memory applications (no magnetic material)
 - Superconducting MCM fabrication and indium-bump die attachment
 - Process testing & monitoring
- **Snapshot**
 - Fully planar process, 100 $\mu\text{A}/\mu\text{m}^2$ (10 kA/cm^2), 500 nm JJ
 - Years 1 - 2: 4 Nb metal layers
 - Years 1 - 2: 8 Nb metal layers
 - Years 2 - 5: 10 Nb metal layers
 - C3 program participants design into these processes
 - 6 tape-outs per year
 - Average 3-month cycle time depending on process
 - Work with design teams to maximize utility and output of GFF to meet C3 program goals



MIT-LL SFQ Process Nodes

Fabrication Process Attribute	Process Node				
	✓ SFQ3ee	✓ SFQ4ee	SFQ5ee	SFQ6ee	SFQ7ee
Critical Current Density ($\mu\text{A}/\mu\text{m}^2$)	100	100	100	100	100
JJ diameter (surround) (nm)	700 (500)	700 (500)	700 (300)	500 (200)	500 (200)
Number of superconducting layers	4	8	10	10	10
Line width (space) (nm)	500 (1000)	500 (700)	350 (500)	250 (300)	180 (220)
Metal thickness (nm)	200	200	200	200	150
Dielectric thickness (nm)	200	200	200	200	180
Resistor width (space) (nm)	1000 (2000)	1000 (1000)	700 (700)	500 (500)	350 (350)
Resistor value (ohms per square)	2	2	2 and 0.002	2 and 0.002	2 and 0.002
Via diameter (surround) (nm)	700 (500)	700 (500)	500 (350)	350 (250)	350 (200)
Via type	Etched, Stacked Staggered	Etched, Stacked Staggered	Stud, Stacked	Stud, Stacked	Stud, Stacked
Process Development	Complete	Advanced	Underway	Underway	Underway
Early Access Availability	2013	Now	2015	2016	2017
Primary Process	Now	Sep. 2014	2016	2017	2018



НАНОФАБ-100



Перечень основных задач

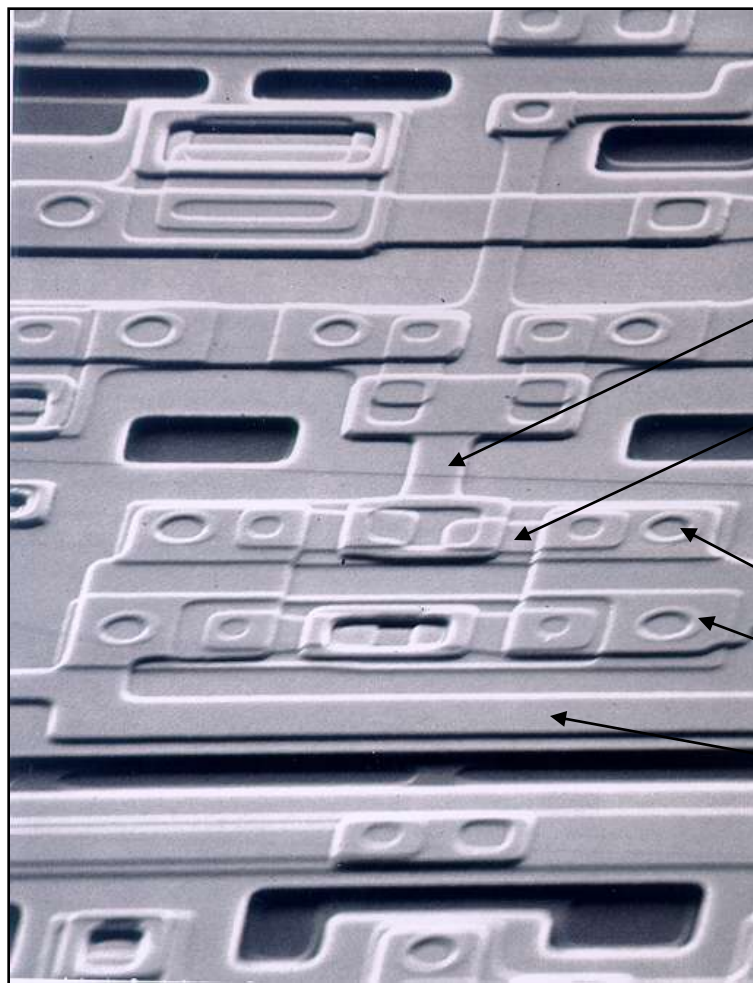
- Джозефсоновские переходы
 - Разработка технологии ДП Nb/ α -Si/Nb с размерами $1 - 0,1$ мкм и $j_c = 100 - 1000$ мкА/мкм²;
 - Разработка ДП SFS типа на основе структуры Nb/ α -Si/Nb;
- ERSFQ/eSFQ СПИС
 - Нарботка библиотеки ERSFQ/eSFQ элементов;
 - Разработка базовых функциональных СПИС логики и памяти СП-ЭВМ;
- Архитектура и программное обеспечение
 - Разработка архитектуры и программного обеспечения СП-ЭВМ, включая сопряжение с комнатной интерфейсной аппаратурой;
- Технология СПИС
 - Создание специализированной технологической линейки производства СПИС с топологическими нормами $0,18$ мкм и пластинами 200 мм;
 - Разработка технологии многослойных СПИС (до 10 слоев Nb и более) с планаризацией слоев и с $j_c = 5 \cdot 10^4 - 10^5$ мкА/мкм²;
 - Создание аппаратно-программного измерительного комплекса тестирования СПИС;
 - Создание технологической линии производства ВТСП кабелей;
 - Создание производства СП-сборки;
- Сопряжение СПИС и КМОП ИС
 - Разработка О/Э преобразователей с уровнем сигнала 1 мВ с рабочей температурой $50 - 70$ К;
- Криообеспечение
 - Разработка энергоэкономичной криогенной системы охлаждения СП-ЭВМ.

СПАСИБО ЗА ВНИМАНИЕ!

А.Л. Гудков¹, Н.В. Кленов^{1,2}, И.И. Соловьев^{1,2}
(¹ФГУП «НИИФП им. Ф.В. Лукина, ²НИИЯФ МГУ)
E-mail: gudkov@niifp.ru



Проблемы с применением туннельных ДП

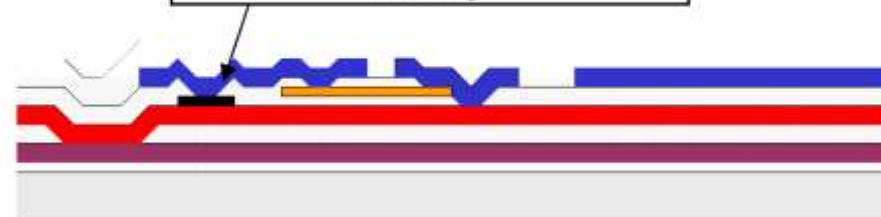


Типичный логический элемент

«Соединительная» индуктивность (~ 6 pH)

Шунт ($\sim 1 \Omega$)

Josephson junction and resistive shunt connected by
M2 wiring



Джозефсоновские переходы

Индуктивность для «хранения»
информации (~ 12 pH)

***Вывод: размер логического элемента
не сделать меньше нескольких мкм***